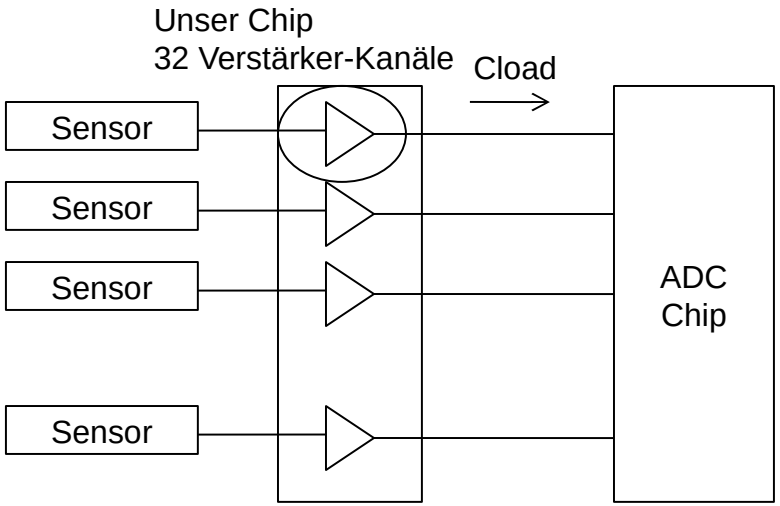
Vorlesung 7
(Version 25. Dezember)

Übung

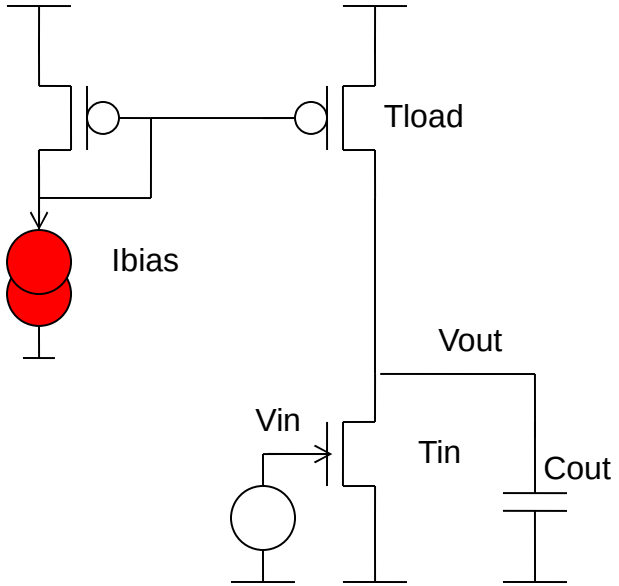
- Spezifikationen
- Spannungsverstärker
- A = 100, +- 2% (Aol -> 50 * 100 = 5000)
- Cload = 10pF, Rload = unendlich
- Cin = 10pF, Rin = unendlich
- Zeitkonstante = 10ns (Bandbreite 1/T2π = 16MHz)
- Power/Verstärker ~ 10mW
- SNR = 500 (Maximale Amplitude am Ausgang 500mV, Rauschen 1mV RMS)
- Input Referred Noise ~ 10uV
- VDD = 1.2V



Spannungsverstärker mit Stromquelle als Last

- A = – gm Rout
- Rout = rdsload || rdsin

$$V_{out}(s)/V_{in}(s) = \frac{-g_m R_{out}}{1 + sC_{out}R_{out}}$$

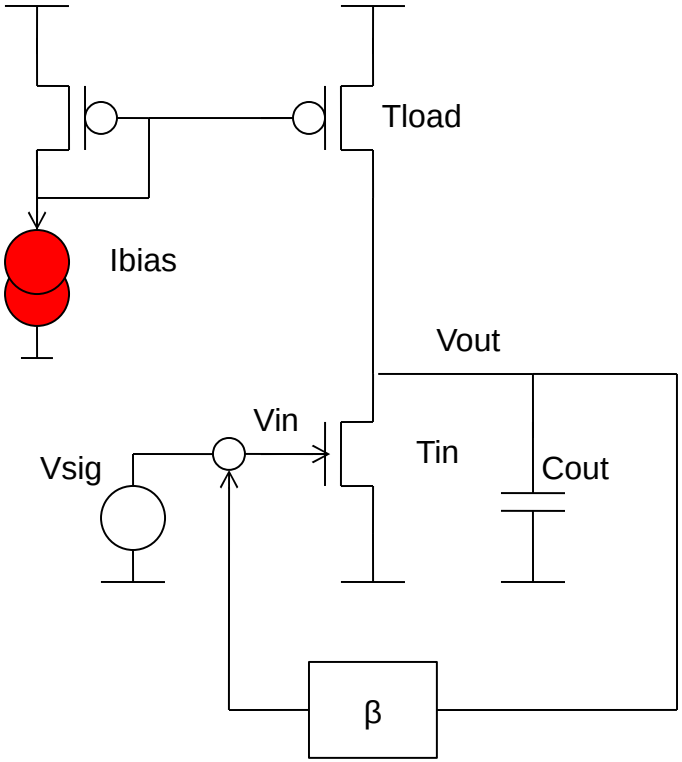


Spannungsverstärker mit Stromquelle

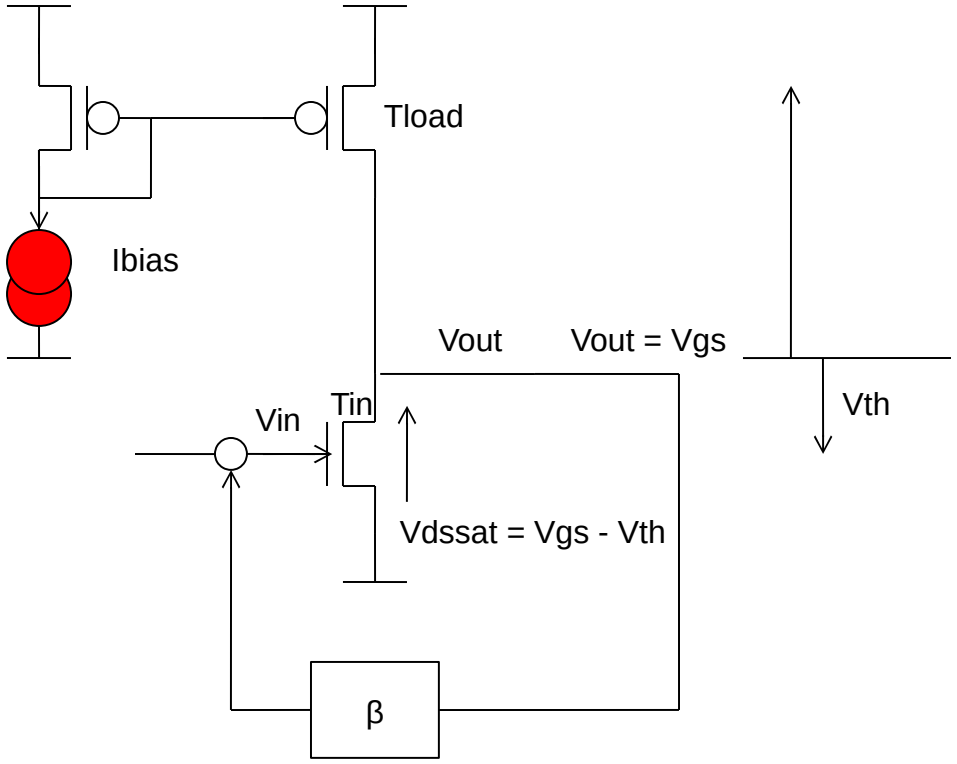
- Verstärker mit Gegenkopplung
- Die Annahmen sind: Ain = 1 und beta Aol >> 1
- Nachteile: Aol zu niedrig

$$A_{FB}(s) = \frac{A_{IN} A_{OL}(s)}{1 + \beta A_{OL}(s)} \sim -\frac{1}{\beta} \frac{1}{1 + sC_{out} / \beta g_m}$$

$$A_{OL}(s) = \frac{-g_m R_{out}}{1 + sC_{out} R_{out}}$$

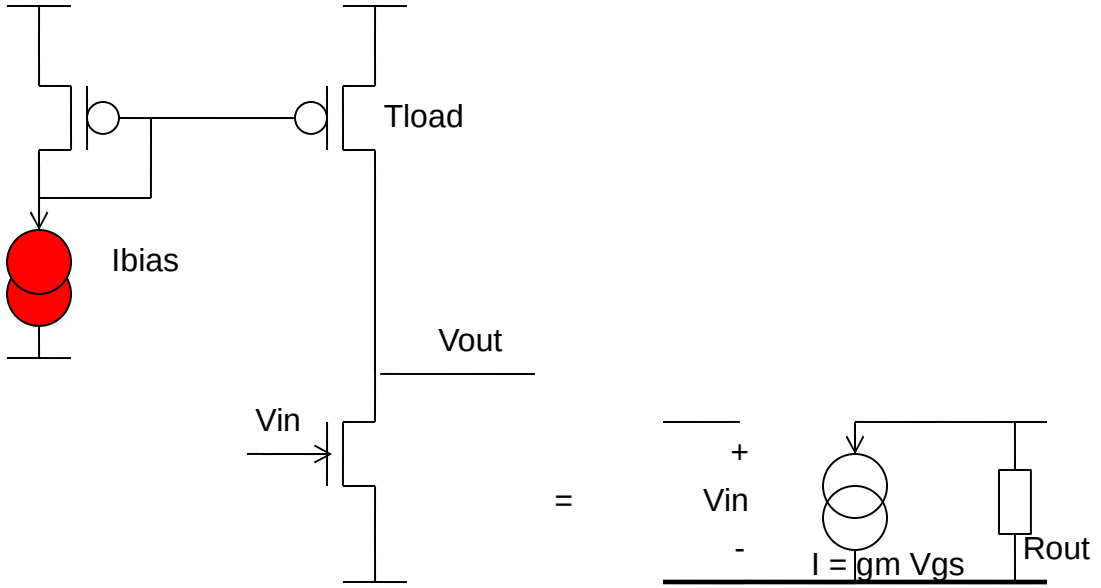


- Nachteil 2. eingeschränkter Signalbereich



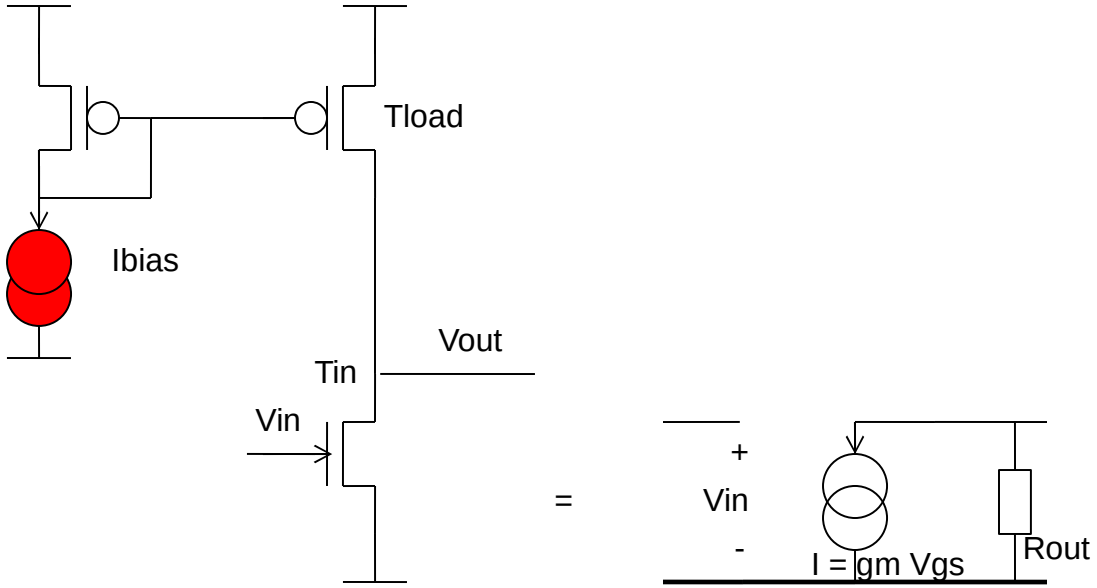
Spannungsverstärker mit Stromquelle

- Der Verstärker ist eine gesteuerte Stromquelle mit Innenwiderstand Rout
- Rout ist typischerweise größer ist als 10 kOhm
- Aber:
- Geschwindigkeit mir RK ist von Rout unabhängig: T = gm/Cout (10p in 10ns -> gm = 1mSi)
- Gm = I/1.5 Ut -> I = 25mV * 1.5 * 1mSi = 37uA



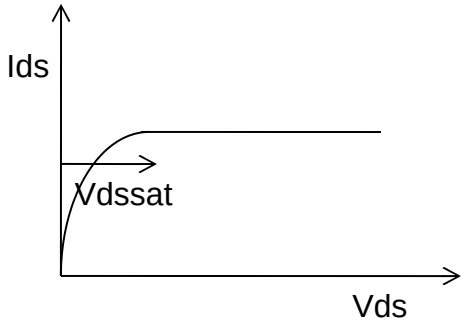
Spannungsverstärker mit Stromquelle

- Wie kann man die Verstärkung erhöhen?
- Rout = rds_in || rds_load
- rds = Esat L / Ids
- gm = sqrt (2* W/L * mu * Cox * Ids) (starke Inversion)
- gm = Ids/nUT (schwache Inversion)
- Eingangstransistor:
- W++/L++ -> Cgs ++



Verstärker - Transistorgrößen

- Optimierung von Tin:
- Wir beginnen von der Spezifikationen für den Leistungsverbrauch (z.B. 40uA Bias)
- Eine Transistorlänge wird angenommen: L_nmos = m*Lmin (m~3) (200nm)
- W wird hochskaliert bis Vdssat etwa 100mV wird
- Vdssat = Vgs – Vth = sqrt(I * L/W / (mu*cox))
- 100mV ist der Anfang von schwacher Inversion, weitere W–Erhöhung hilft nicht



Verstärker - Transistorgrößen

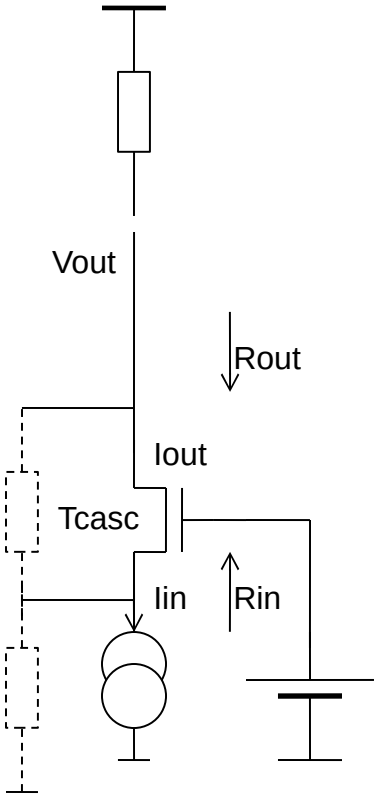
- Optimierung von Tload:
- Gm unwichtig
- Rds soll maximiert werden
- Eine Vdssat wird gewählt - z.B. Vdssat_pmos = 2* Vdssat_nmos = 200mV
- L von etwa 2*L_nmos wählen
- W entsprechend hoch skalieren (ungefähr Wnmos = Wpmos) Vdssat = sqrt(I * L/W / (mu*cox))
- Nach der Optimierung gilt rdsin << rdsload da die Konstante Esat für PMOS (6.4V/um) höher als für NMOS (2.4V/um) ist und weil L größer ist. (rds = Esat L / Ids)
- => A = -gm * rdsin

Verstärkung

- Berechnen wir eine typische Verstärkung:
- Für schwache Inversion gilt: gm = Ids/nUt (1mSi)
- Rds ~ Esat L / Ids mit Esat (NMOS) ~ 2.4V
- A = - Esat L / Ids * Ids/nUt = m*Lmin * Esat/nUT ~ m * 4 ~ 12 (Lmin = 65nm)
- Übungsschaltung: A = 30

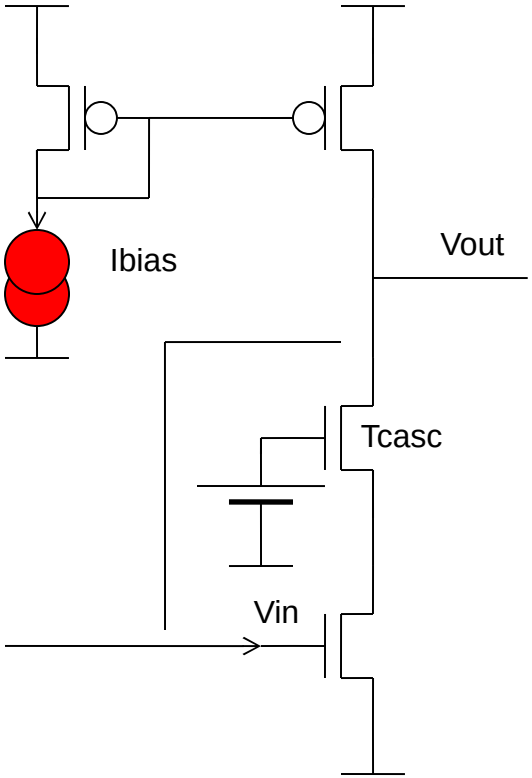
Kaskode

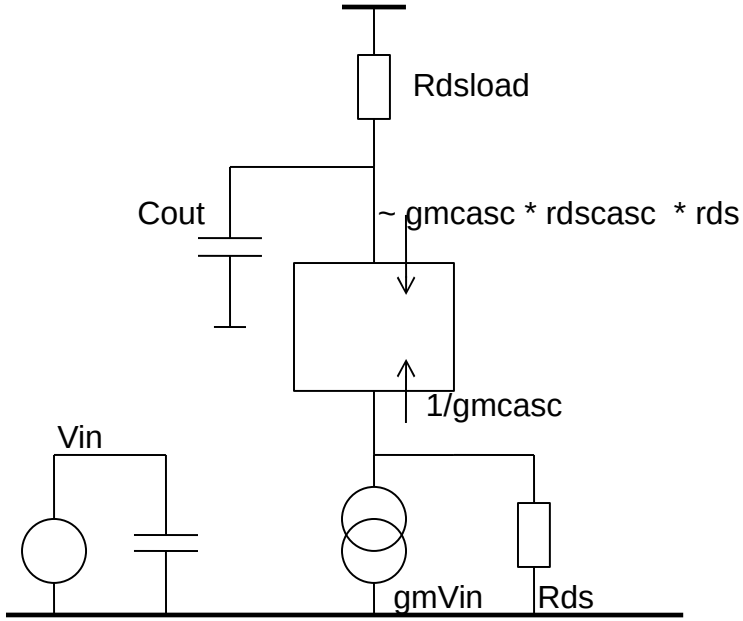
- Kaskode ist ein Impedanzwandler
- Iout ~ Iin
- Rin = 1/gm_casc (klein)
- Rout = gmcasc * rdscasc * rdssig (groß)



Spannungsverstärker mit Kaskode

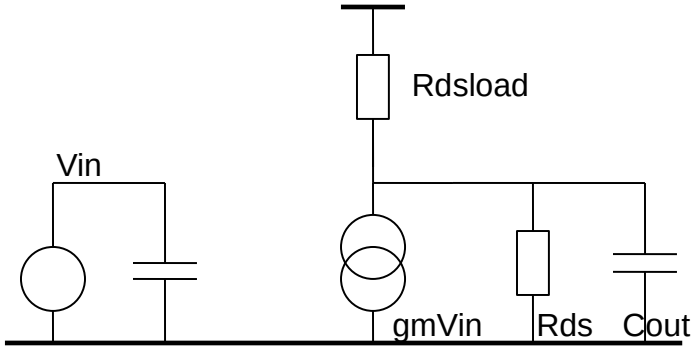
- Spannungsverstärker mit Kaskode
- Eine ideale Kaskode leitet den Strom des U-I Wandlers durch
- Deshalb ist die Verstärkung durch die gleiche Formel wie ohne Kaskode gegeben
- A = - Ids *Rout = - gm Vgs * Rout
- Rout = gm rds_load || (gm_casc * rds_casc * rds)

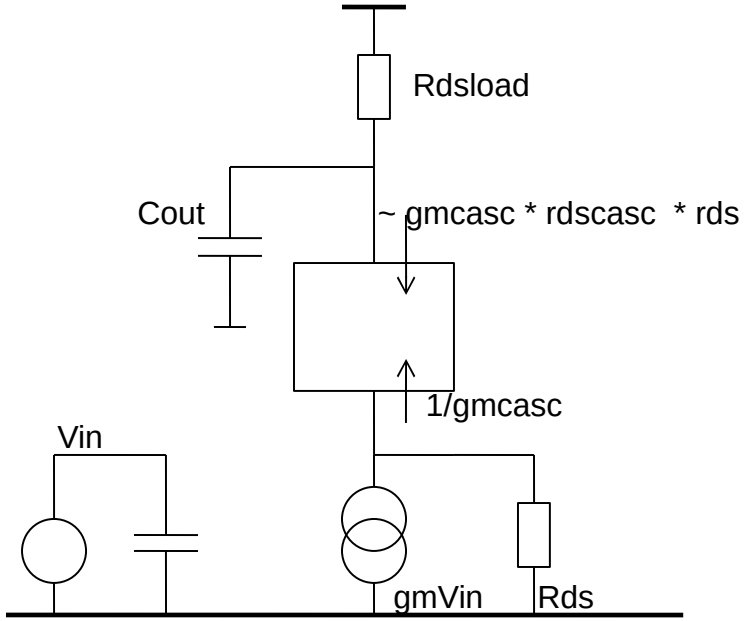




Spannungsverstärker mit Kaskode

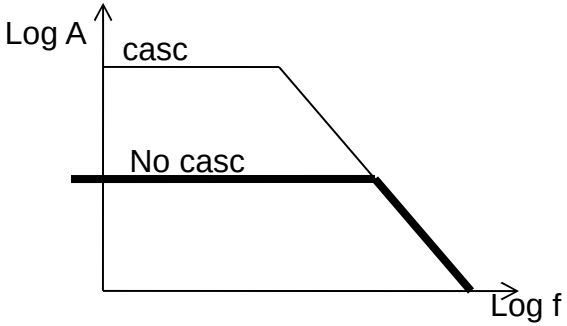
- A = - Ids * Rout = - gm Vgs * Rout
- Mit Kaskode: Rout = gm rds_load || (gm_casc * rds_casc * rds)
- Ohne Kaskode: Rout = rds_load || rds

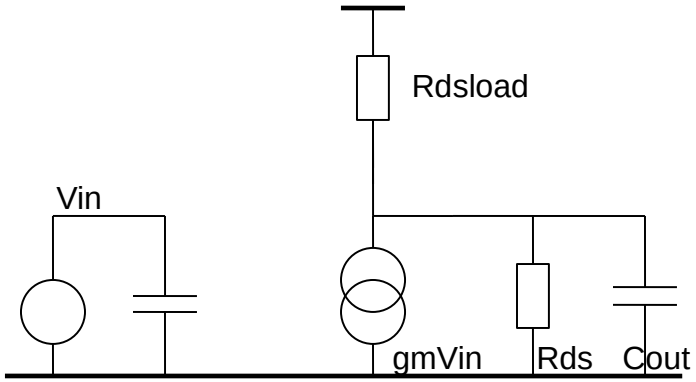


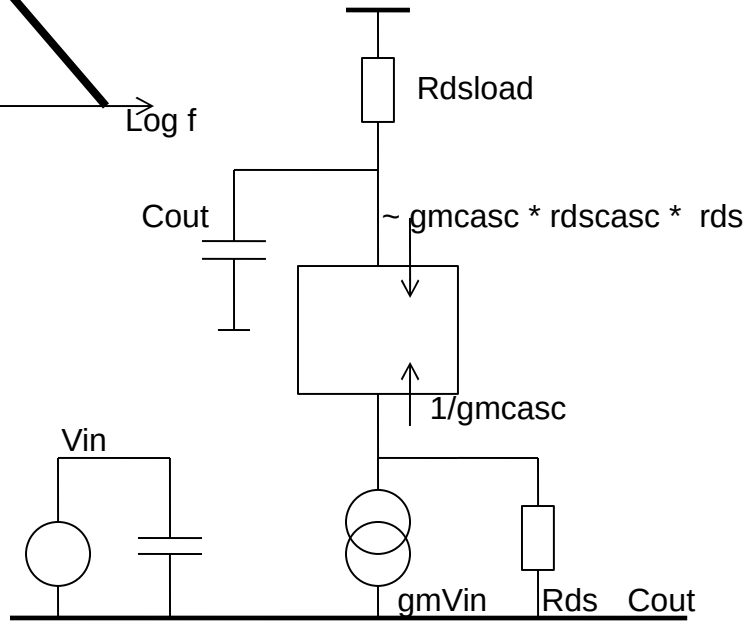


- AC Verhalten

$$V_{out}(s)/V_{in}(s) = \frac{-g_m R_{out}}{1 + sC_{out}R_{out}}$$

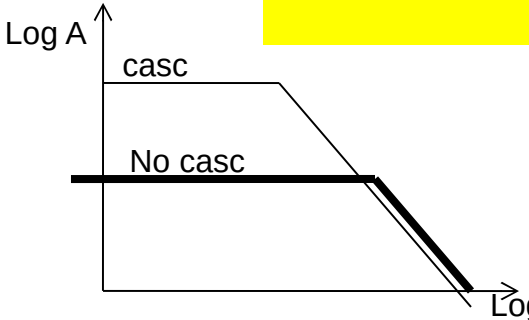




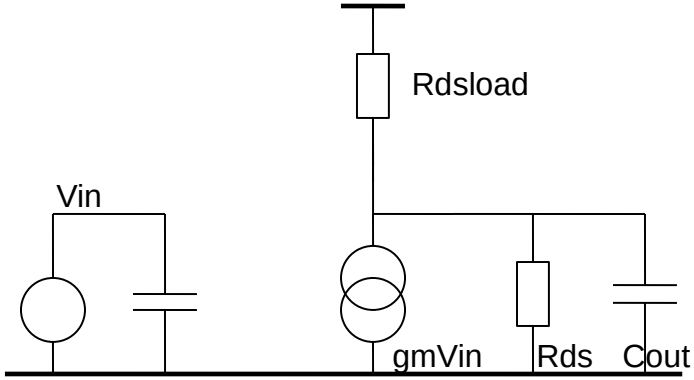


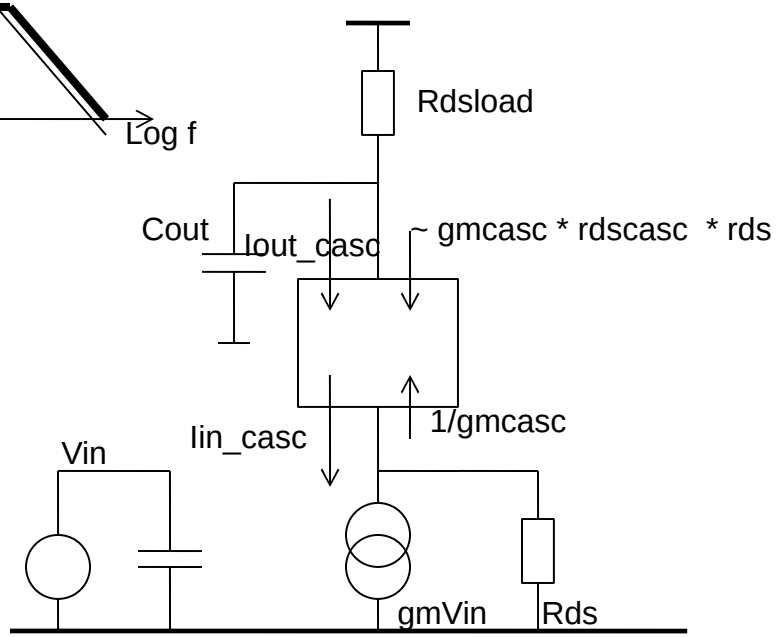
- Korrektur
- Iout_casc < Iin_casc

$$V_{out}(s)/V_{in}(s) = \frac{-g_m R_{out}}{1+sC_{out}R_{out}}\left(\frac{r_{ds}}{r_{ds}+1/g_{mcasc}}\right)$$

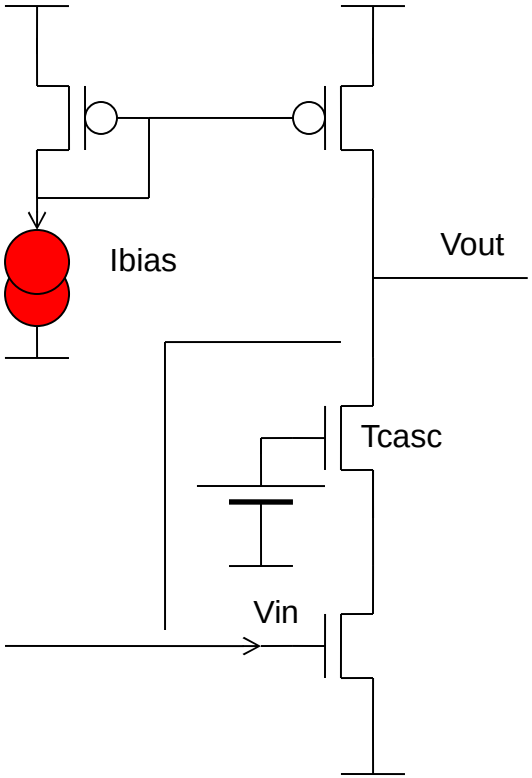


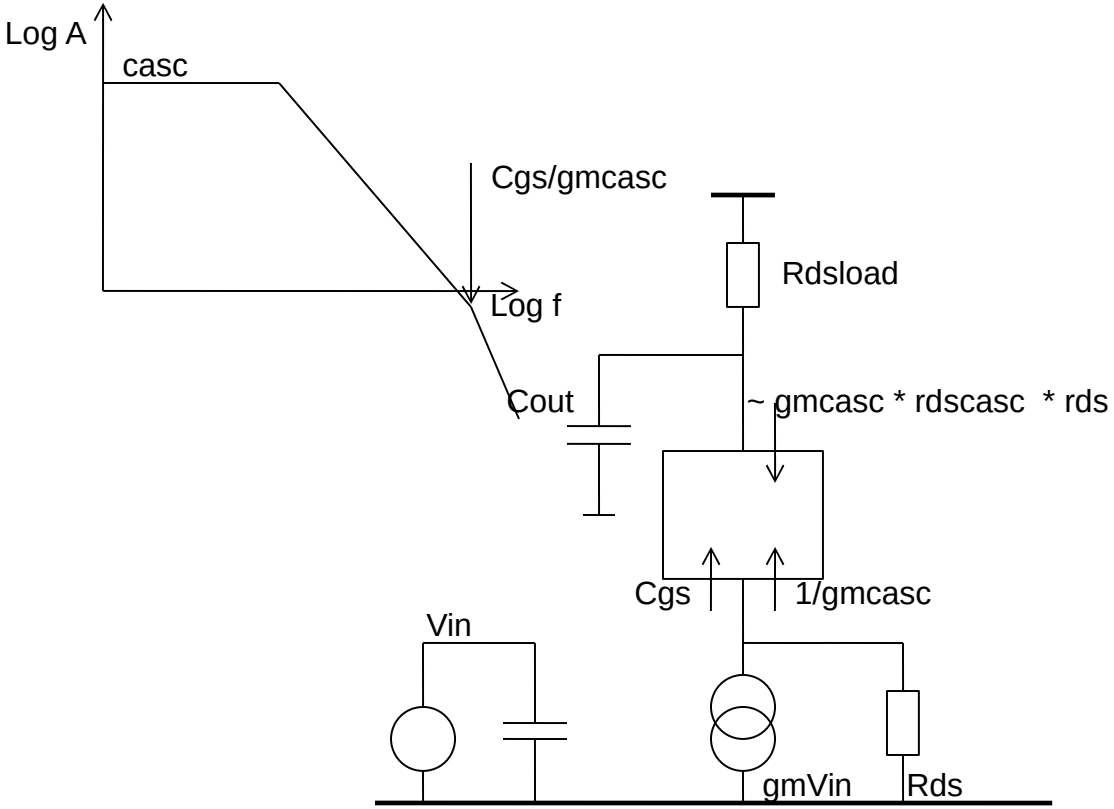
$$V_{out}(s)/V_{in}(s) = \frac{-g_m R_{out}}{1+sC_{out}R_{out}}$$





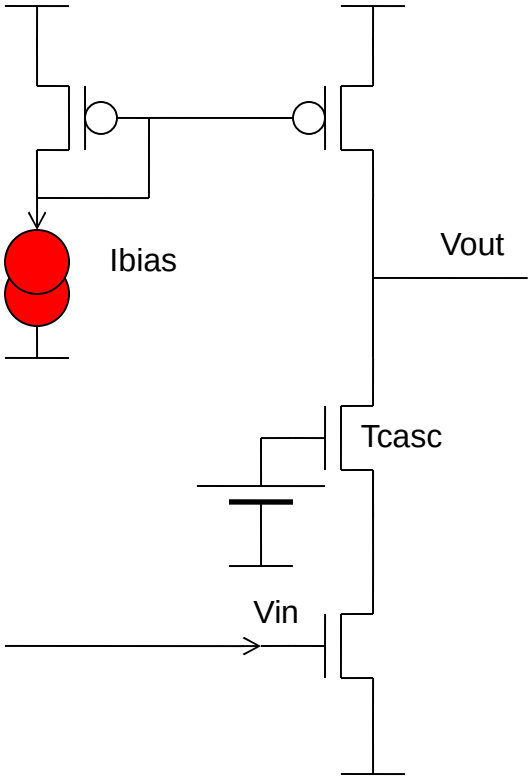
- Zweite Zeitkonstante

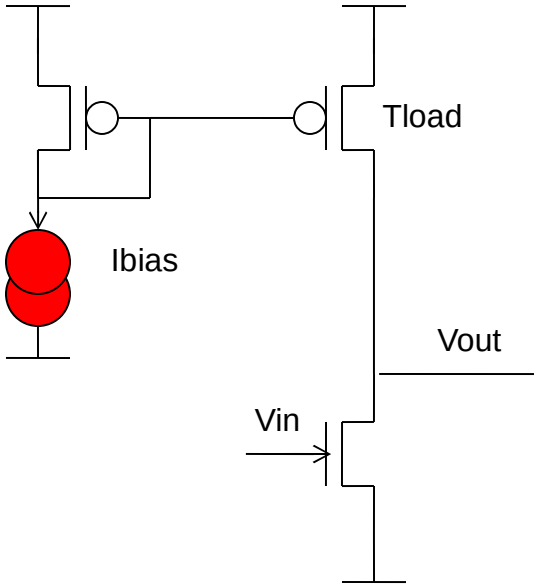




Spannungsverstärker mit Kaskode

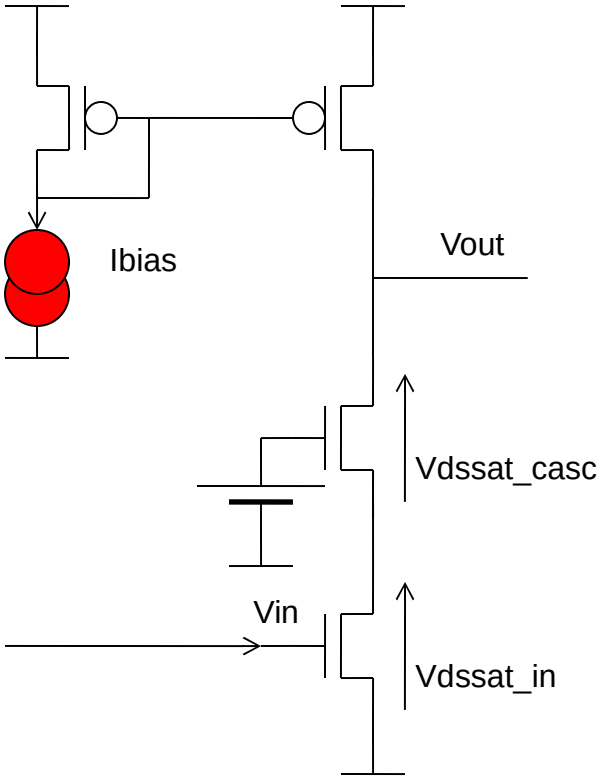
- Typischerweise ist die Verstärkung mit Kaskode mindestens um Faktor 10 höher als ohne
- Gm ist gleich

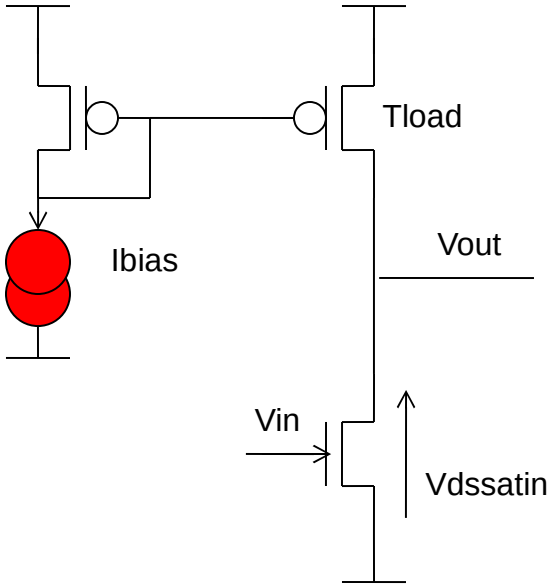




Spannungsverstärker mit Kaskode

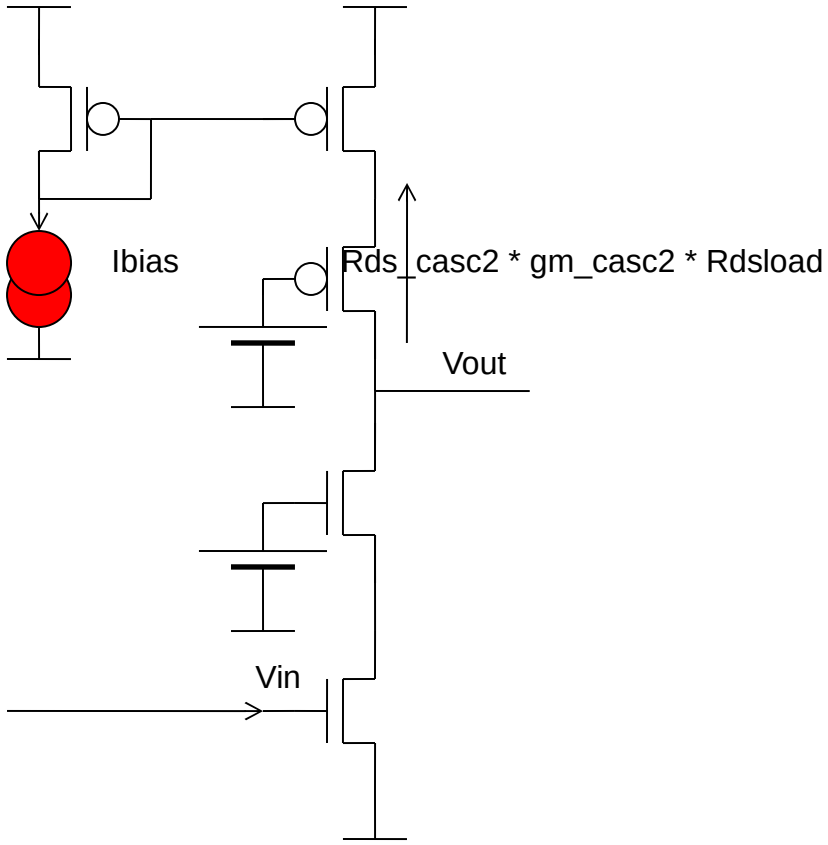
- Nachteil: kleinerer Signalbereich (Dynamikbereich)





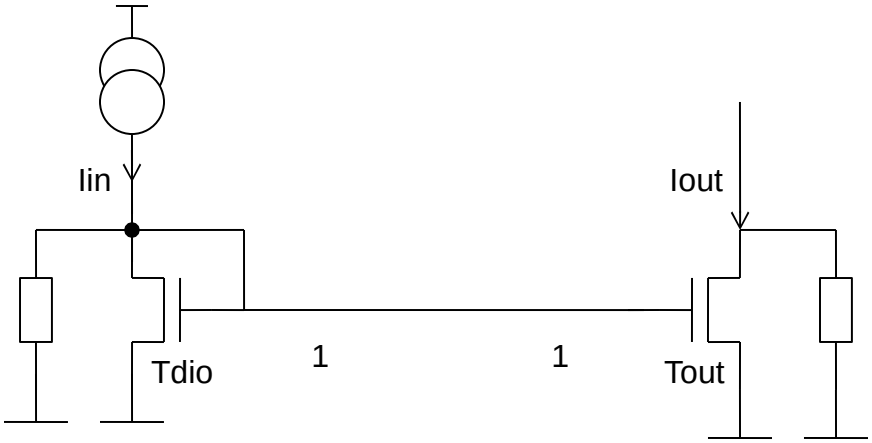
Spannungsverstärker mit Kaskode

- Weitere Verbesserung



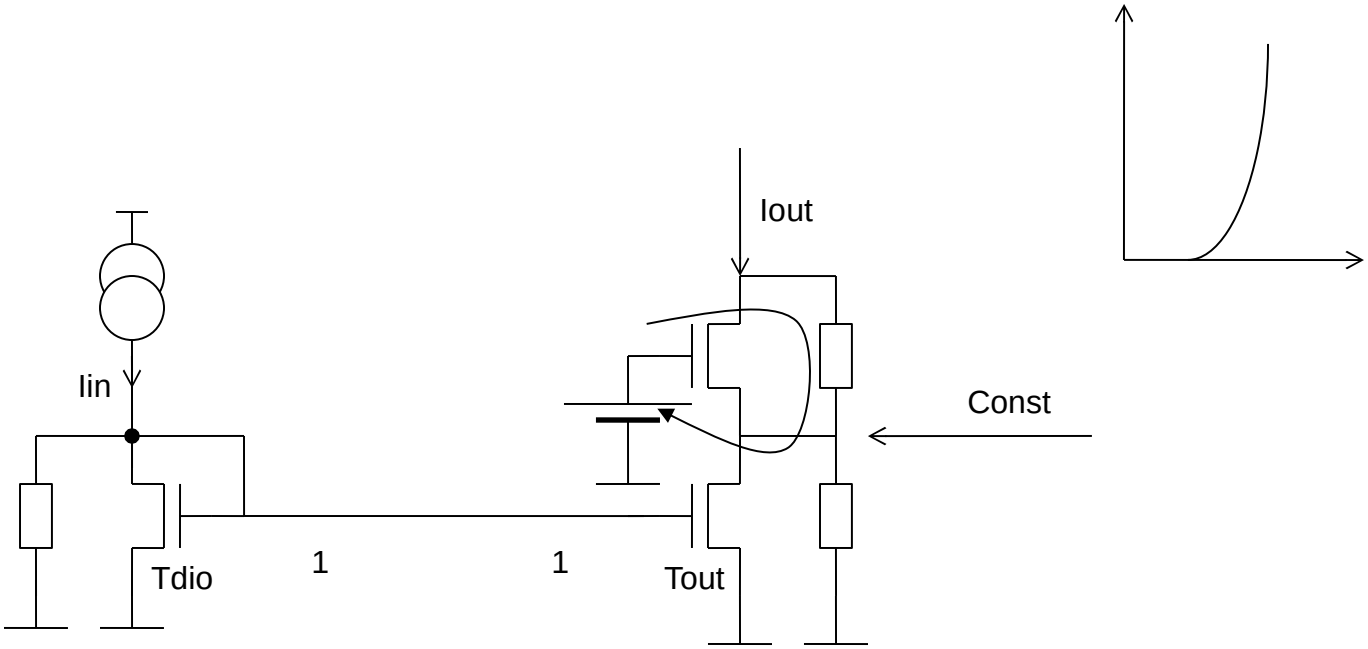
Stromspiegel mit Kaskode

- Die Transistoren eines Stromspiegels werden oft mit Kaskoden erweitert
- Ziele
- 1) Ausgangswiderstand verbessern
- 2) Fehler beim Strom-Kopieren minimieren



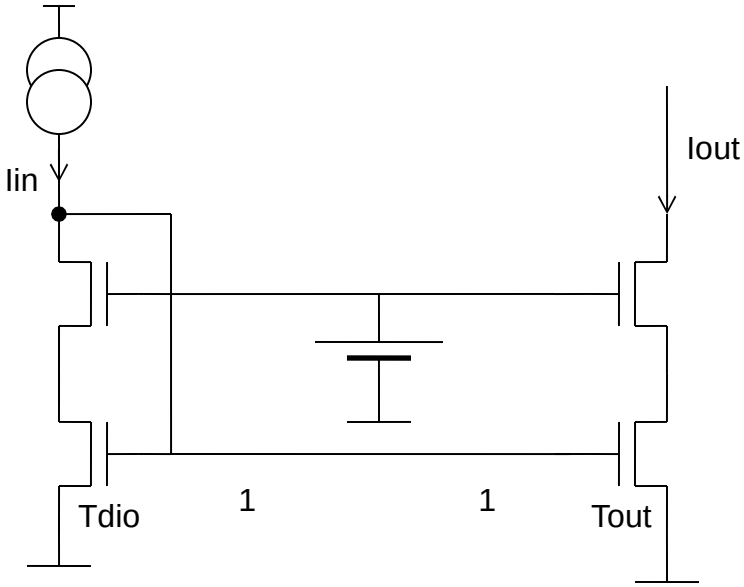
Stromspiegel mit Kaskode

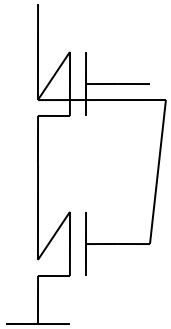
- Ziele
- 1) Ausgangswiderstand verbessern



Stromspiegel mit Kaskode

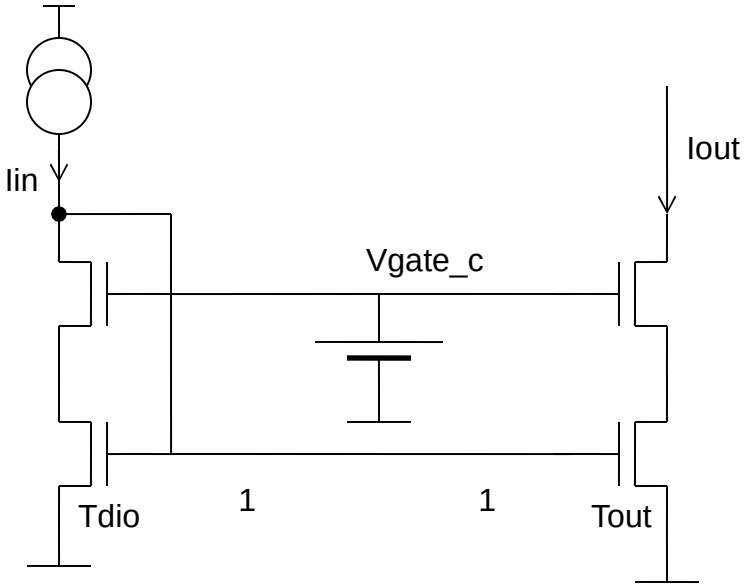
- Ziele
- 2) Fehler beim Strom-Kopieren minimieren
- Drain-Source Spannungen von Tdio und Tout sind gleich

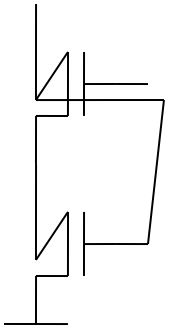




Stromspiegel mit Kaskode

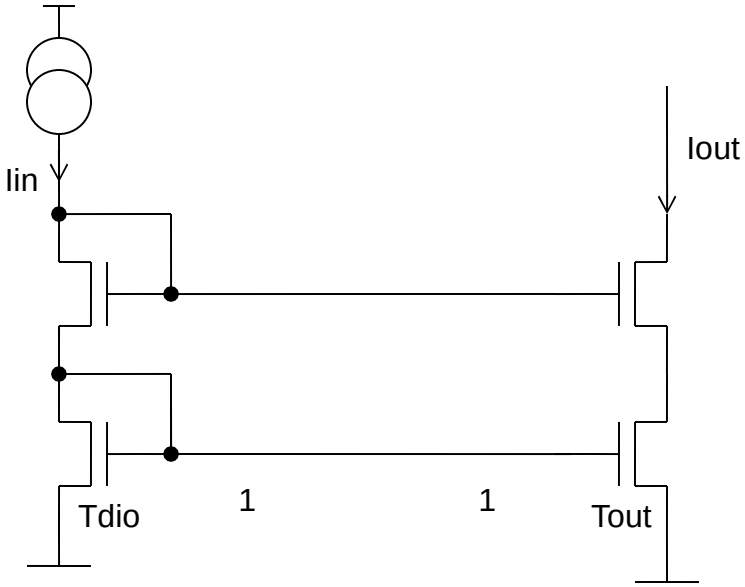
- Vgate_c(min) = Vdssat_dio + Vdssat_c + Vth
- Vgate_c(max) = Vgate_dio + Vth = Vdssat_dio + 2 * Vth
- Vgate_c(max) - Vgate_c(min) = Vth - Vdssat_c -> Kaskode muss breit genug sein damit ihre Vdssat kleiner als Vth ist
- Optimal: Vgate ~ Vgate_c(min), da wir dann den gößten Signalbereich am Ausgang haben.
- Es gilt Vout > Vdssat_dio + Vdssat_c





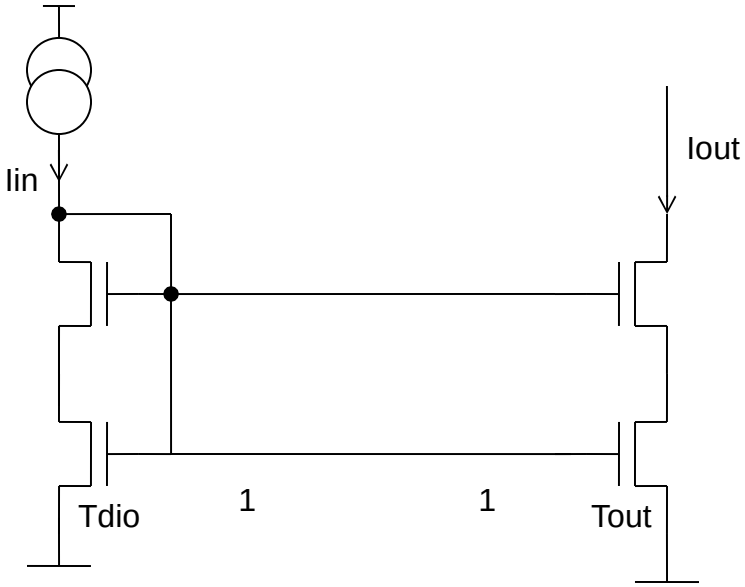
Stromspiegel mit Kaskode

- Einfache Variante
- Keine externe Spannungsquelle
- Die Drain Potentiale von Tdio und Tout sind gleich
- Vout > Vdssat_dio + Vdssat_c + Vth
- Dieser Stromspiegel ist einfach zu realisieren – hat aber einen eingeschränkten Signalbereich



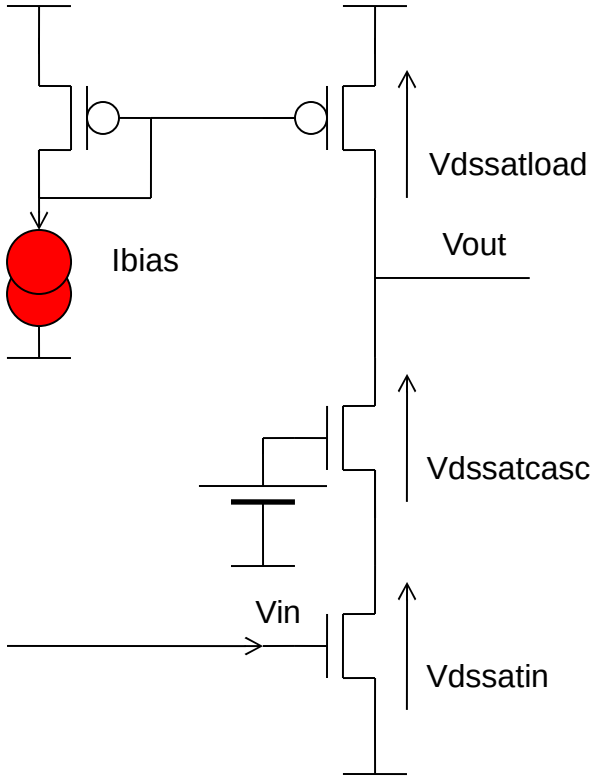
Stromspiegel mit Kaskode

- Verwendung von Low threshold Transistoren
- Bedingung: Vgate_c = Vdssat_dio + Vth_dio > Vdssat_dio + Vdssat_c + Vth_casc (min)
- Funktioniert wenn Vth_dio > Vdssat_c + Vth_casc



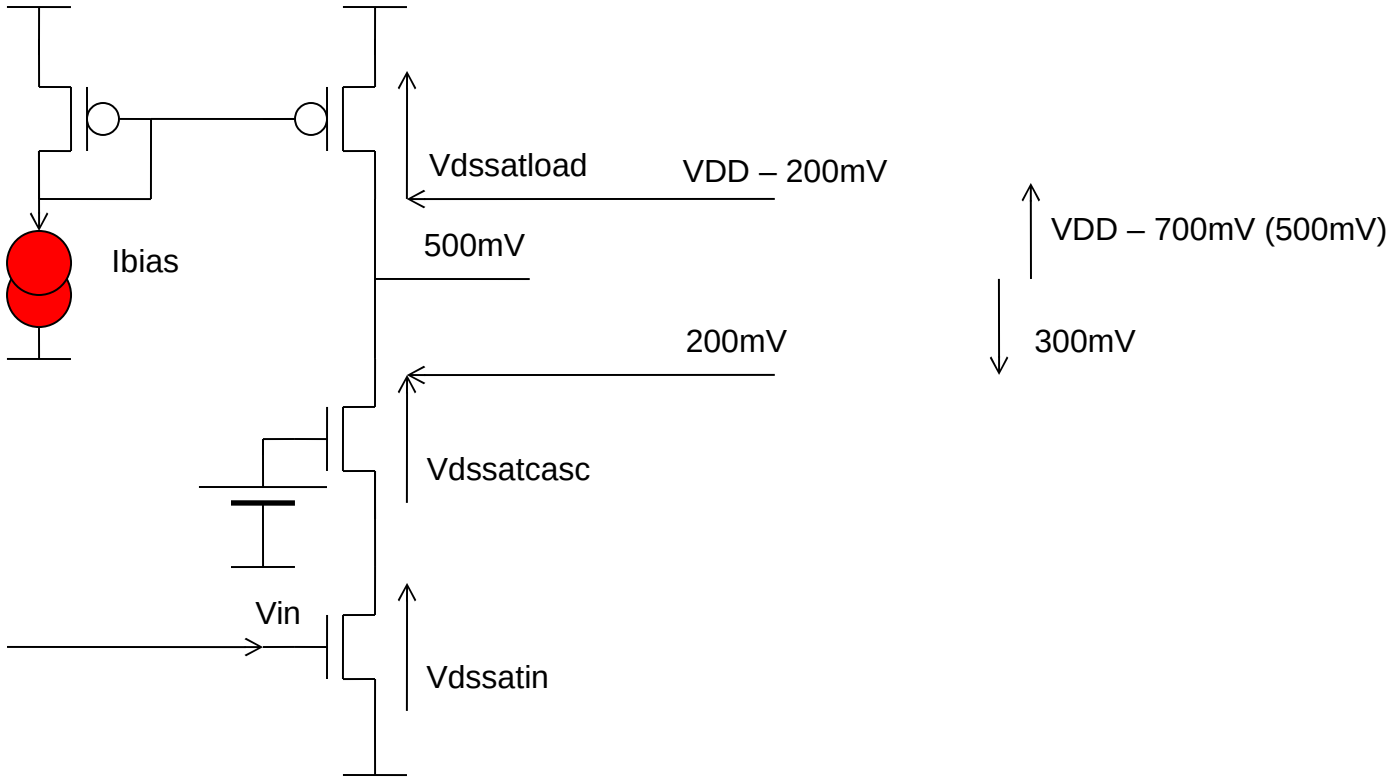
Dynamikbereich

- Vout_min = Vdssat_in + Vdssat_casc
- Vout_max = VDD - Vdssat_load
- Annahmen: NMOS: Vdssat ~ 100mV, PMOS Vdssat ~ 200mV, Die Schwelle-Spannung ist etwa 400mV (65nm Technologie).
- Vout_min ~ 200mV
- Vout_max ~ VDD - 200mV



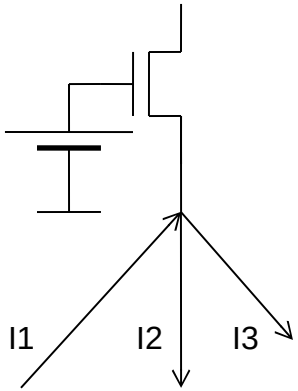
Dynamikbereich

- Vout DC = Vin DC = 500mV
- 350nm Technologien: VDD = 3.3V, Vplus = 2.6V, Vminus = 300mV, Signal: 2.9V
- 180nm Technologien: VDD = 1.8V, Vplus = 1.1V, Vminus = 300mV, Signal: 2.4V
- 65nm Technologie: VDD = 1.2V, Vplus = 0.5V, Vminus = 300mV, Signal: 800mV
- Asymmetrie



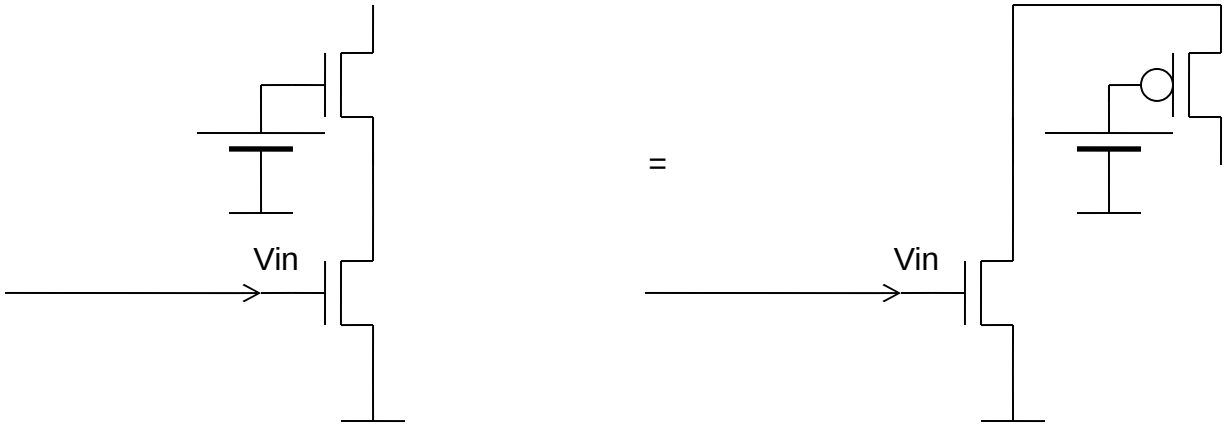
Kaskode

- Kaskode kann auch Ströme addieren



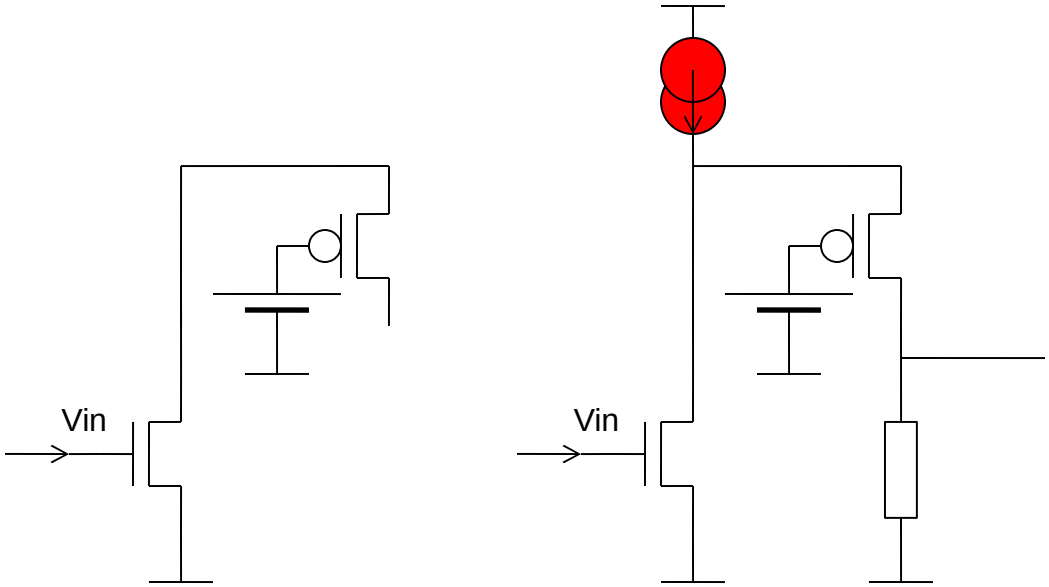
Gefaltete Kaskode

- PMOS Kaskode im Spannungsverstärker



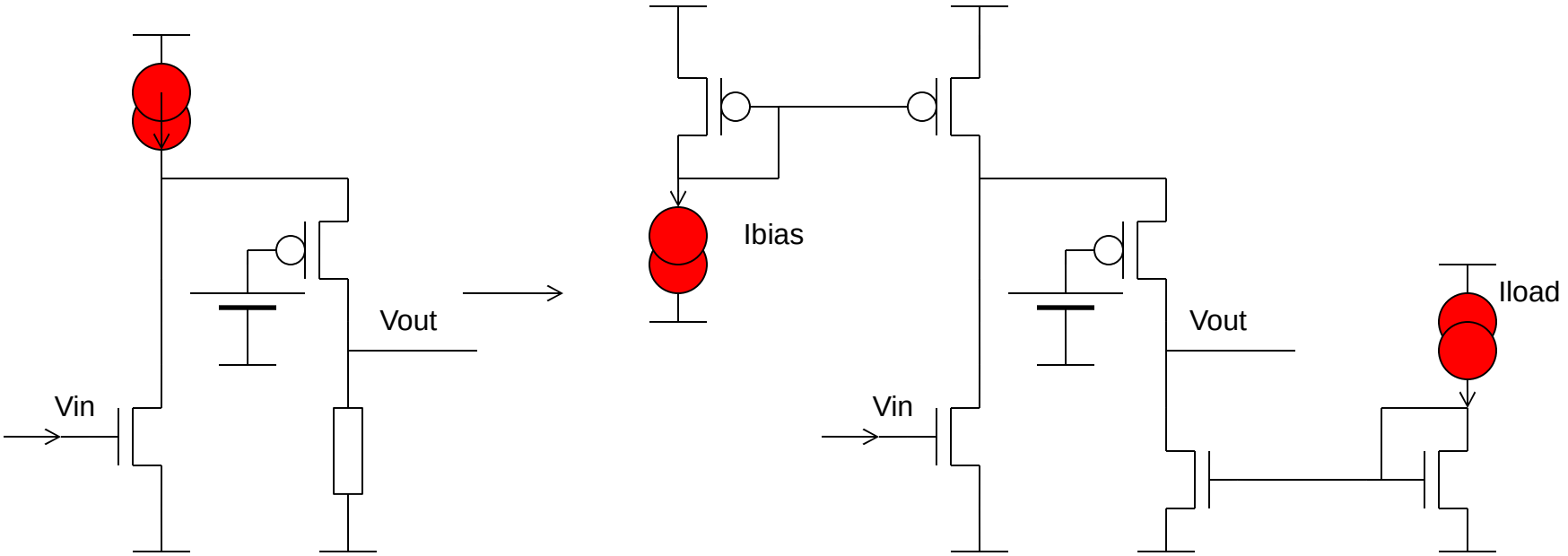
Gefaltete Kaskode

- PMOS Bias-Stromquelle wird benutzt um einen richtigen Arbeitspunkt von Kaskode zu erreichen



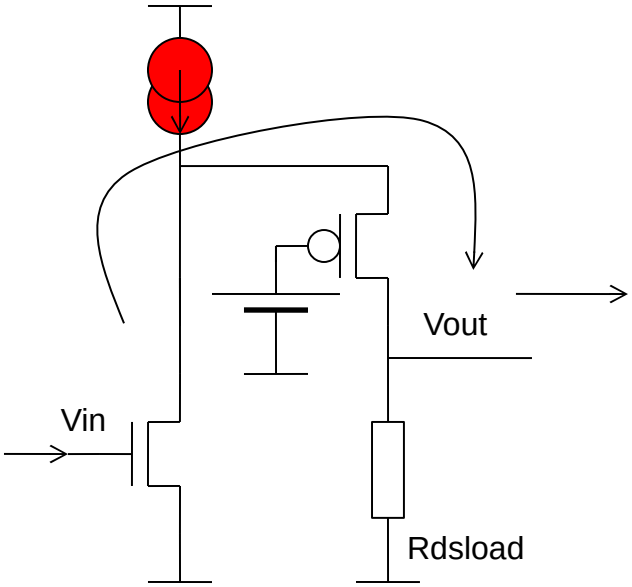
Gefaltete Kaskode

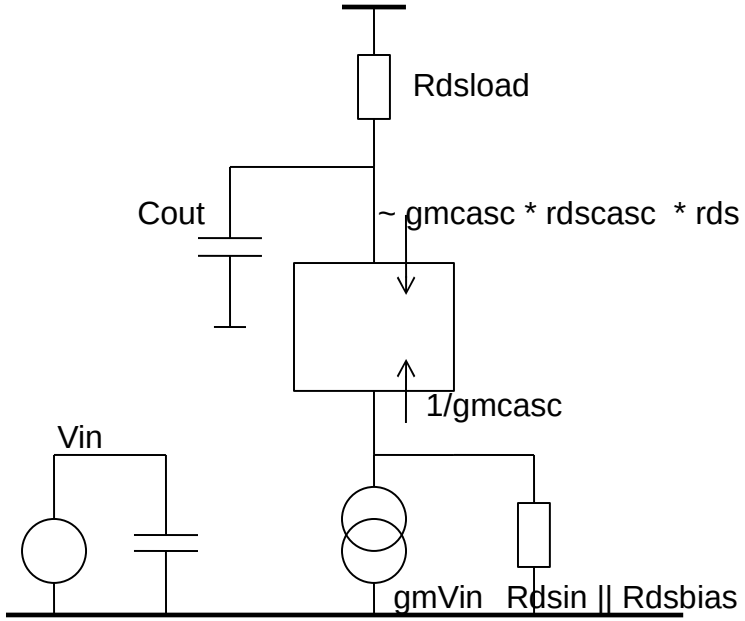
- NMOS Stromquelle als Last



Gefaltete Kaskode

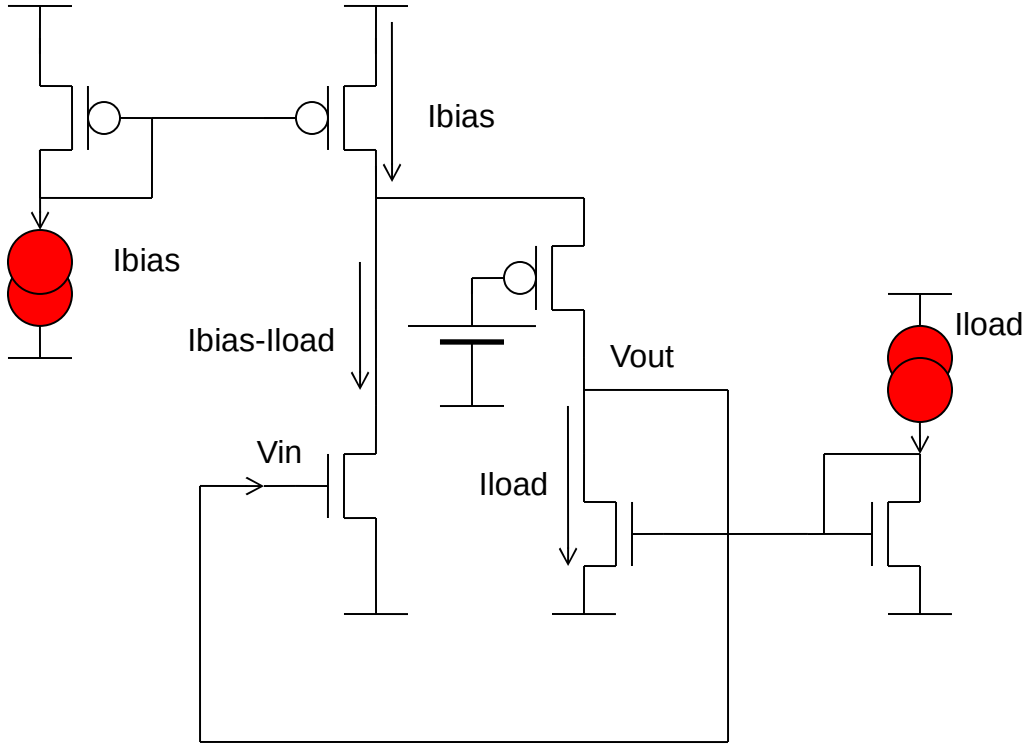
- Kleinsignalschaltung
- Wir entfernen alle konstanten Stromquelle
- Gefaltete Kaskode
- A = -gmin * Rout
- Rout = rdsload || (gmcasc*rdscasc* Rdsin)
- Korrektur für Iout_casc < Iin_casc: gmcasc*Rdsin/(1+gmcasc*Rdsin)





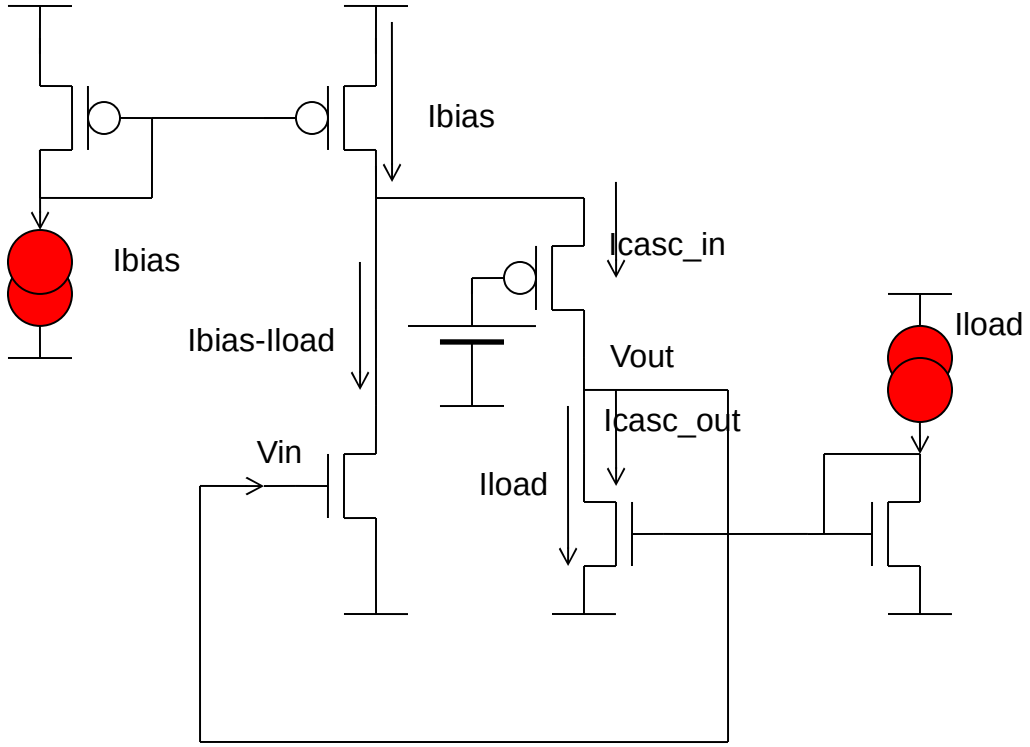
Gefaltete Kaskode

- Großsignalschaltung
- Es macht Sinn ILoad relativ klein und IBias groß zu wählen
- A = ~ -gmin * rds_load
- Wir möchten sowohl gm als auch rds_load maximieren
- Für eine große gm muss der Bias-Strom (DC-Strom) durch den Eingangstransistor groß sein.
- Für einen großen Widerstand rds_load muss der Baisstrom durch die Last klein sein



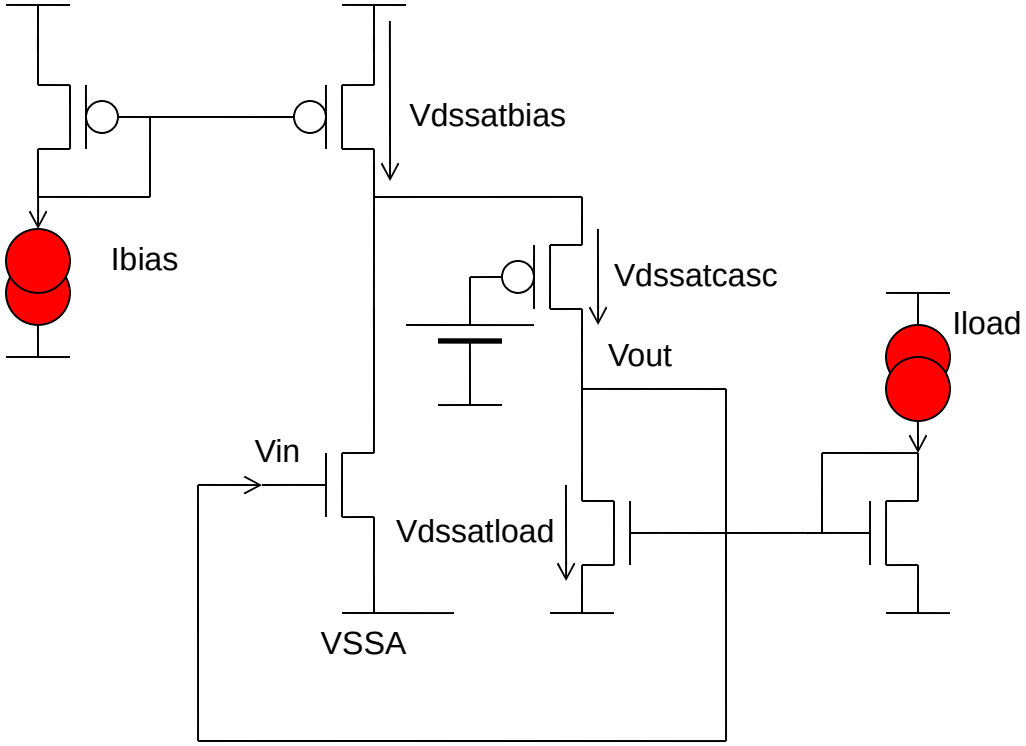
Gefaltete Kaskode

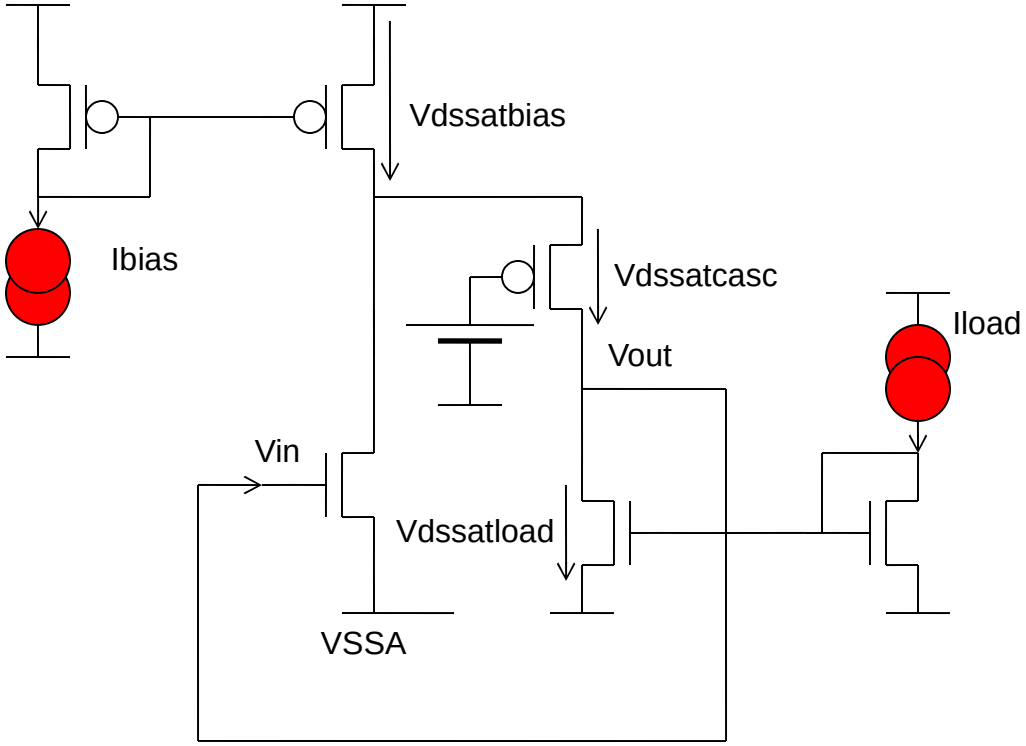
- Im Fall von gefalteter Kaskode erreichen wir beide Bedingungen durch INLoad < IPBias.
- Da der Biastrom im Last-Element klein ist, und sein rds groß, brauchen wir normalerweise keinen Stromspiegel mit Kaskode
- Beachten wir aber die Korrektur wegen Icasc_in < Icasc_out: gmcasc*Rdsin/(1+gmcasc*Rdsin)
- Es gilt Icasc_in << Icasc_out für gmcasc ~ 1/rdsin
- Gute Wahl: Iload = 10% Ibias



Gefaltete Kaskode

- Spannungsbereich
- Vdssat PMOS = 200mV, Vdssat NMOS = 100mV, Vdssat_cascode = 100mV
- Vout_min ~ 100mV
- Vout_max ~ VDD - 300mV
- Vout_DC = VSSA + 500mV.



Gefaltete Kaskode

- Spannungsbereich
- Vdssat PMOS = 200mV, Vdssat NMOS = 100mV, Vdssat_cascode = 100mV
- Vout_min ~ 100mV
- Vout_max ~ 1.2V - 300mV = 900mV
- Vout_DC = VSSA + 500mV
- In diesem Fall ist VSSA=0V optimal.